

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-326488

(43)公開日 平成6年(1994)11月25日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 9/00	L			
	C			
5/03	B	7362-4E		
5/04		7362-4E		

審査請求 未請求 請求項の数1 OL (全 4 頁)

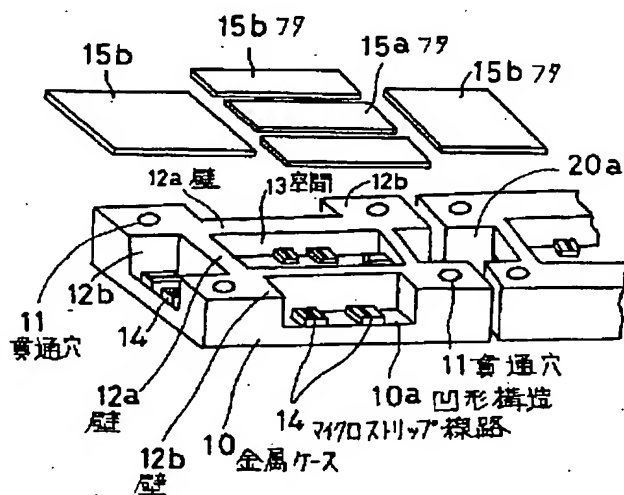
(21)出願番号	特願平5-111984	(71)出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22)出願日	平成5年(1993)5月14日	(72)発明者	伊藤 勝男 神奈川県川崎市幸区小向東芝町1番地 株 式会社東芝小向工場内
		(72)発明者	大坪 正男 神奈川県川崎市幸区小向東芝町1番地 株 式会社東芝小向工場内
		(74)代理人	弁理士 大胡 典夫

(54) 【発明の名称】 高周波パッケージ装置

(57) 【要約】

【目的】 入出力端子部分からの電磁波の放射や飛び込みを防止できる高周波パッケージ装置を提供すること。

【構成】 金属製側壁に囲まれた空間を有する金属製ケース１０と、前記空間内に形成された高周波回路部と、前記空間の上方を覆う第１の金属製フタ１５ａと、前記金属製側壁を貫通し、延長方向に沿って両側が側壁に囲まれた入出力端子１４と、この入出力端子１４の上方、およびこの入出力端子に接続される他の入出力端子の上方を、共通に覆う第２の金属製フタ１５ｂとから構成される。



【特許請求の範囲】

【請求項 1】 金属製側壁に囲まれた空間を有する金属製ケースと、前記空間内に形成された高周波回路部と、前記空間の上方を覆う第 1 の金属製フタと、前記金属製側壁を貫通し、延長方向に沿って両側が側壁に囲まれた入出力端子と、この入出力端子の上方、およびこの入出力端子に接続される他の入出力端子の上方を、共通に覆う第 2 の金属製フタとを具備した高周波パッケージ装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、例えばマイクロ波帯の増幅器や通倍器等を構成する高周波パッケージ装置に関する。

【0002】

【従来の技術】衛星通信システムやレーダ等のマイクロ波帯のシステムに対して、小形化の要求が強くなっている。また、これらシステムには、数多くの機器、例えば増幅器やミキサ、通倍器が使用されている。したがって、システムの小形化のためには、増幅器などの機器の小形化が必要であり、そのため、増幅回路などの高周波回路部をパッケージに内蔵する構造が用いられる。

【0003】ここで、高周波回路部を内蔵する従来の高周波パッケージ装置について、図 4 を参照して説明する。41 は金属製ケースで、金属製ケース 41 の中央に周囲が 4 つの壁 42 で囲まれた空間 43 が形成される。そして、空間 43 内の金属ケース 41 の面に例えば増幅回路（図示せず）がマイクロ波集積回路（以下 MIC という）技術を用いて構成される。また、4 つの壁 42 で囲まれた空間 43 の上部は、増幅回路をシールドするためにフタ 44 で覆われる。

【0004】また、4 つの壁 42 部分を貫通して、金属製ケース 41 面上にマイクロストリップ線路 45 が構成される。マイクロストリップ線路 45 は、空間 43 内に形成された増幅回路に信号を供給したり、また、増幅回路で増幅された信号を取り出す入出力端子を構成している。

【0005】

【発明が解決しようとする課題】上記した構成の高周波パッケージ装置では、マイクロストリップ線路 45 で構成された入出力端子は露出した状態になっている。したがって、露出した部分から伝送中の電磁波が放射して、他の高周波パッケージ装置の入出力端子に飛び込み、その高周波回路部の特性に悪影響を与えることがある。また、他の高周波パッケージ装置から放射された電磁波が、露出したマイクロストリップ線路 41 に飛び込み悪影響を受けることがある。

【0006】本発明は、上記の欠点を解決するもので、入出力端子からの電磁波の放射や飛び込みを防止する高周波パッケージ装置を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明の高周波パッケージ装置は、金属製側壁に囲まれた空間を有する金属製ケースと、前記空間内に形成された高周波回路部と、前記空間の上方を覆う第 1 の金属製フタと、前記金属製側壁を貫通し、延長方向に沿って両側が側壁に囲まれた入出力端子と、この入出力端子の上方、およびこの入出力端子に接続される他の入出力端子の上方を、共通に覆う第 2 の金属製フタとを具備している。

10 【0008】

【作用】上記の構成によれば、高周波パッケージ装置を構成する入出力端子の両側を側壁で囲み、この入出力端子の上方、およびこの入出力端子に接続される他の入出力端子の上方を、第 2 の金属製フタで共通に覆っている。

【0009】したがって、伝送中の電磁波が入出力端子部分から放射したり、また、他の高周波パッケージ装置から放射された電磁波が入出力端子部分に飛び込むようなことがない。

20 【0010】

【実施例】本発明の一実施例について、図 1 を参照して説明する。

【0011】10 は金属製ケースで、その 4 隅には、金属製ケース 10 をネジ止める貫通穴 11 が形成されている。また、金属ケース 10 の 4 つの辺は、一部が引っ込んだ凹形構造 10a をしており、中央には、4 方が壁 12a で囲まれた空間 13 が形成されている。そして、空間 13 内には、増幅回路などの高周波回路部（図示せず）が MIC 技術を用いて構成される。また、金属ケース 10 の各凹形構造 10a の底面には、空間 13 を囲む壁 12a を貫通してマイクロストリップ線路 14 が形成されている。なお、マイクロストリップ線路 14 が貫通する壁 12a 部分には、マイクロストリップ線路 14 と金属製の壁 12a が電氣的に接触しないように絶縁されている。

【0012】マイクロストリップ線路 14 は、増幅回路に信号を供給したり、また、増幅回路で増幅された信号を取り出す入出力端子を構成しており、進行方向に沿ってその両側は金属壁 12b で挟まれている。

【0013】なお、増幅回路が形成された空間 13 はフタ 15a で覆われシールドされる。また、凹形構造 10a 部分の上方もフタ 15b で覆われシールドされる。なお、1 つの高周波パッケージ装置に、他の高周波パッケージ装置が隣接して配置される場合、凹形構造部分を覆うフタ 15b は、隣接する両高周波パッケージ装置の凹形構造部分、例えば 20a を共通に覆う大きさのものが使用される。

【0014】この場合、フタ 15b は、隣接する高周波パッケージ装置に跨がって、固定される。また、隣接する各高周波パッケージ装置のマイクロストリップ線路同

3

士は、金箔や金線、銅線などで接続される。

【0015】上記した構成の高周波パッケージ装置によれば、入出力端子部分のマイクロストリップ線路14は、上方はフタ15bで、また、横方向は金属ケース10の壁12bで覆われシールドされる。

【0016】ここで、高周波パッケージ装置がフタ15a、15bで覆われた状態を図2に示す。図2では図1と同一部分には同一の符号を付し、説明は省略する。

【0017】次に、本発明の他の実施例について、図3を参照して説明する。なお、図3では、図1と同一部分には同一の符号を付し、重複する説明は省略する。

【0018】図1の実施例では、入出力端子は4方向に形成され、また、空間を囲む壁や、4隅のネジ止め用の貫通穴が形成された部分など、金属ケースの上面が一様の高さになっている。しかし、図3の場合は、入出力端子であるマイクロストリップ線路14は2方向のみに構成され、また、マイクロストリップ線路の左右の壁12bは、空間13を囲む壁12aより一段低くなっている。

【0019】この場合も、増幅回路などが形成された空間13の上方、およびマイクロストリップ線路14の上方は、それぞれフタ15a、15bでシールドされる。なお、フタ15a、15bは、4隅に形成されたネジ穴31を用いて、壁12a、12bに固定されている。

【0020】上記した各実施例では、入出力端子を構成するマイクロストリップ線路は、4方向あるいは2方向に形成されているが、入出力端子の方向や数は任意に設

4

定できる。また、1つの方向に形成されるマイクロストリップ線路の数も、2つである必要はなく、その数は自由に選択できる。

【0021】また、マイクロストリップ線路に代えて、三導体ストリップ線路やサスペンデッドラインなどを用いてもよく、また、マイクロストリップ線路などの先端が、金属ケースの辺から外側にリード状に飛び出る構造にすることもできる。また、フタと金属ケースの固定もネジ止や接着に限らず、他の方法を用いることができる。

【0022】

【発明の効果】本発明によれば、入出力端子部分からの電磁波の放射や飛び込みを防止できる高周波パッケージ装置を提供できる。

【図面の簡単な説明】

【図1】本発明の一実施例を説明する斜視図である。

【図2】本発明の一実施例を説明する斜視図である。

【図3】本発明の他の実施例を説明する斜視図である。

【図4】従来例を説明する斜視図である。

【符号の説明】

10…金属ケース

10a、20a…凹形構造

11…貫通穴

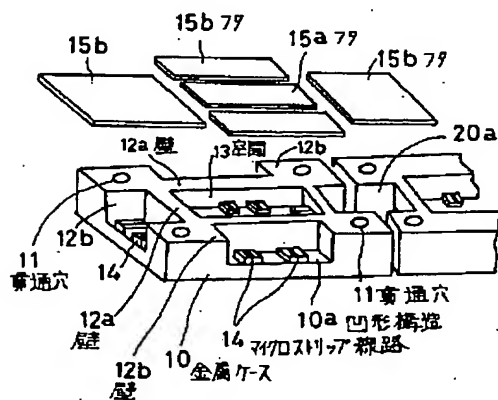
12a、12b…壁

13…空間

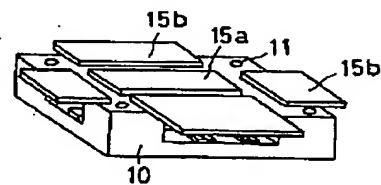
14…マイクロストリップ線路

15a、15b…フタ

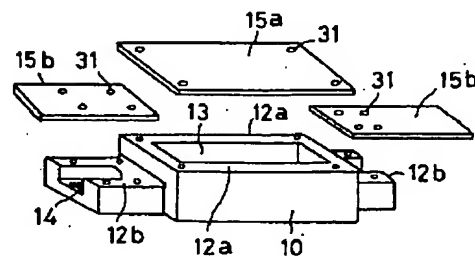
【図1】



【図2】



【図3】



【図4】

